

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-015633

(43)Date of publication of application : 19.01.2001

(51)Int.Cl.

H01L 23/12

H01L 21/60

(21)Application number : 11-183077

(71)Applicant : HITACHI LTD

(22)Date of filing : 29.06.1999

(72)Inventor : KIKUCHI HIROSHI

YOSHIDA IKUO

SATO TOSHIHIKO

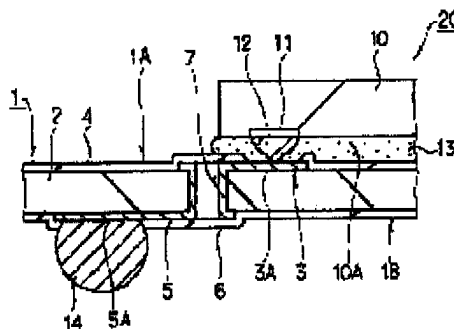
SUMI YOSHIYUKI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To elongate the lifetime of connections between electrode pads of a wiring substrate and electrode pads of a semiconductor chip by constituting the wiring substrate having electrode pads of a second group electrically connected to electrode pads of a first group with a main substrate material of a flexible film.

SOLUTION: A wiring substrate 1 has a squared planar shape, and is mainly constituted by a flexible film 2 of polyimide-family insulator resin. A plurality of wires 3 are formed on a main surface 1A of the wiring substrate 1, and for the wires 3, electrode pads 3A of a first group are respectively formed. Also, a plurality of wires 5 are formed on the other main surface 1B of the wiring substrate 1, and for the wires 5, electrode pads 5A of a second group are respectively formed. With such arrangements, a semiconductor chip 10 is mounted on the main surface 1A side of the wiring substrate 1, and a plurality of conductive bumps 14 are arranged as external terminals on the other main surface 1B side of the wiring substrate 1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2001-15633

(P 2001-15633 A)

(43) 公開日 平成13年1月19日 (2001. 1. 19)

(51) Int. Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 23/12		H 0 1 L 23/12	L 5P044
21/60	3 1 1	21/60 3 1 1	S
		21/92 6 0 4	G

審査請求 未請求 請求項の数 9

O L

(全 8 頁)

(21) 出願番号 特願平11-183077
 (22) 出願日 平成11年6月29日 (1999. 6. 29)

(71) 出願人 000005108
 株式会社日立製作所
 東京都千代田区神田駿河台四丁目6番地
 (72) 発明者 菊地 広
 東京都青梅市新町六丁目16番地の3 株式
 会社日立製作所デバイス開発センタ内
 (72) 発明者 ▲吉▼田 育生
 東京都青梅市新町六丁目16番地の3 株式
 会社日立製作所デバイス開発センタ内
 (74) 代理人 100083552
 弁理士 秋田 収喜

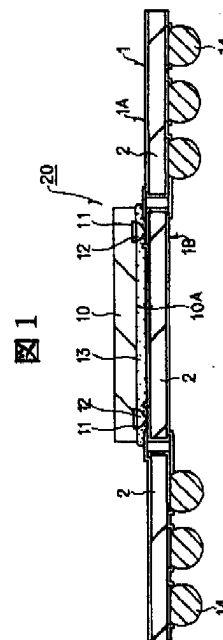
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 配線基板の電極パッドと半導体チップの電極パッドとの間における接続部の接続寿命を長くする。

【解決手段】 互いに対向する第1主面及び第2主面と、前記第1主面に形成された第1電極パッドと、前記第2主面に形成され、前記第1電極パッドと電気的に接続された第2電極パッドとを有する配線基板と、第3主面及びこの第3主面に形成された第3電極パッドを有する半導体チップと、前記配線基板の第1電極パッドと前記半導体チップの第3電極パッドとの間に介在された第1バンプと、前記配線基板の第1主面と前記半導体チップの第3主面との間に介在された樹脂と、前記配線基板の第2電極パッド上に形成された第2バンプとを有する半導体装置であって、前記配線基板は、可撓性フィルムからなる基材を主体とする構成になっている。



【特許請求の範囲】

【請求項1】 互いに対向する第1主面及び第2主面と、前記第1主面に形成された第1電極パッドと、前記第2主面に形成され、前記第1電極パッドと電気的に接続された第2電極パッドとを有する配線基板と、第3主面及びこの第3主面に形成された第3電極パッドを有する半導体チップと、前記配線基板の第1電極パッドと前記半導体チップの第3電極パッドとの間に介在された第1バンブと、前記配線基板の第1主面と前記半導体チップの第3主面との間に介在された樹脂と、前記配線基板の第2電極パッド上に形成された第2バンブとを有し、前記配線基板は、可撓性フィルムからなる基材を主体とする構成になっていることを特徴とする半導体装置。

【請求項2】 請求項1に記載の半導体装置において、前記樹脂は、絶縁性樹脂の中に多数の導電性粒子が混入された異方導電性樹脂であり、前記半導体チップは、前記樹脂を介在して前記配線基板に接着固定されていることを特徴とする半導体装置。

【請求項3】 請求項2に記載の半導体装置において、前記第1バンブは、前記配線基板の第1電極パッド、又は前記半導体チップの第3電極パッドに固着されていることを特徴とする半導体装置。

【請求項4】 請求項1に記載の半導体装置において、前記第1バンブは、前記配線基板の第1電極パッド及び前記半導体チップの第3電極パッドに固着されていることを特徴とする半導体装置。

【請求項5】 互いに対向する第1主面及び第2主面と、前記第2主面に形成された第1電極パッドと、前記第2主面に形成され、前記第1電極パッドと電気的に接続された第2電極パッドとを有する配線基板と、第3主面及びこの第3主面に形成された第3電極パッドを有する半導体チップと、前記配線基板の第1電極パッドと前記半導体チップの第3電極パッドとの間に介在された第1バンブと、前記配線基板の第2主面と前記半導体チップの第3主面との間に介在された樹脂と、前記配線基板の第2電極パッド上に形成された第2バンブとを有することを特徴とする半導体装置。

【請求項6】 請求項5に記載の半導体装置において、前記第2バンブは、前記半導体チップの第3主面と対向する第4主面よりも突出していることを特徴とする半導体装置。

【請求項7】 請求項6に記載の半導体装置において、前記樹脂は、絶縁性樹脂の中に多数の導電性粒子が混入された異方導電性樹脂であり、前記半導体チップは、前記樹脂を介在して前記配線基板に接着固定されていることを特徴とする半導体装置。

【請求項8】 請求項7に記載の半導体装置において、

前記第1バンブは、前記配線基板の第1電極パッド、又は前記半導体チップの第3電極パッドに固着されていることを特徴とする半導体装置。

【請求項9】 請求項6に記載の半導体装置において、前記第1バンブは、前記配線基板の第1電極パッド及び前記半導体チップの第3電極パッドに固着されていることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置に関し、特に、BGA型半導体装置に適用して有効な技術に関するものである。

【0002】

【従来の技術】多端子化に好適な半導体装置として、例えばBGA(Ball Grid Array)型と称される半導体装置が知られている。このBGA型半導体装置においては、異方導電性樹脂を用いて製造する試みがなされている。異方導電性樹脂を用いたBGA型半導体装置の製造は、これに限定されないが、例えば、半導体チップの一面に形成された電極パッド上に導電性バンブを形成し、その後、配線基板の一面上に異方導電性樹脂を介在して半導体チップを位置決めし、その後、加熱した状態で半導体チップを圧着して、配線基板に半導体チップを接着固定すると共に、配線基板の一面に形成された電極パッドと半導体チップの電極パッド上に形成された導電性バンブとを電気的に接続し、その後、配線基板の一面と対向する他の一面に形成された電極パッド上に外部端子として用いられる導電性バンブを形成することによって行われる。このようにして製造されたBGA型半導体装置は、配線基板と半導体チップとの熱膨張量差に起因する応力を配線基板と半導体チップとの間に介在された異方導電性樹脂によって分散することができるので、配線基板の電極パッドと半導体チップの電極パッドとの間における接続部の接続寿命が長い。

【0003】なお、異方導電性樹脂を用いて半導体チップを実装する技術については、例えば、特開平8-37208号(1996年2月6日公開)公報、並びに特開平8-236578号(1996年9月13日公開)公報に記載されている。また、異方導電性樹脂を用いたBGA型半導体装置については、例えば、特開平10-270496号(1998年10月9日公開)公報に記載されている。

【0004】

【発明が解決しようとする課題】本発明者等は、異方導電性樹脂を用いたBGA型半導体装置について検討した結果、以下の問題点を見出した。

【0005】(1)配線基板と半導体チップとの熱膨張量差に起因する応力以外の応力が加わると、配線基板と半導体チップとの間に介在された異方導電性樹脂にかかる応力が増加し、配線基板の電極パッドと半導体チップ

の電極パッドとの間における接続部の接続寿命が短くなる。

【0006】実装基板にBGA型半導体装置を実装した場合、実装基板と配線基板との熱膨張量差の違いや、実装基板と半導体チップとの熱膨張量差の違いなどから、異方導電性樹脂にかかる応力が増加するため、配線基板の電極パッドと半導体チップの電極パッドとの間における接続部の接続寿命が短くなる。即ち、実装する前の状態よりも実装した後の方が接続部の接続寿命が短くなる。特に、半導体チップの投影領域以外に外部端子としての導電性バンプを配置したBGA型半導体装置においては、実装基板との熱膨張量差に起因して異方導電性樹脂にかかる応力が大きいため、接続部の接続寿命が短くなる。

【0007】従って、BGA型半導体装置においては、実装基板の影響を異方導電性樹脂になるべく伝えないようにする必要がある。

【0008】(2)異方導電性樹脂を用いたBGA型半導体装置は、配線基板の一主面上にフェースダウン方式で半導体チップを実装しているので、配線基板の一主面上にフェースアップ方式で半導体チップを実装したBGA型半導体装置と比較して薄型化を図ることができる。

【0009】しかしながら、BGA型半導体装置は、配線基板の一主面側に導電性バンプを介して半導体チップが配置され、配線基板の他の主面側に外部端子としての導電性バンプが配置された構成になっているため、更に薄型化を図ることが困難になってきている。

【0010】本発明の目的は、配線基板の電極パッドと半導体チップの電極パッドとの間における接続部の接続寿命を長くすることが可能な技術を提供することにある。

【0011】本発明の他の目的は、半導体装置の薄型化を図ることが可能な技術を提供することにある。

【0012】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかになるであろう。

【0013】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

【0014】(1)互いに対向する第1主面及び第2主面と、前記第1主面に形成された第1電極パッドと、前記第2主面に形成され、前記第1電極パッドと電気的に接続された第2電極パッドとを有する配線基板と、第3主面及びこの第3主面に形成された第3電極パッドを有する半導体チップと、前記配線基板の第1電極パッドと前記半導体チップの第3電極パッドとの間に介在された第1バンプと、前記配線基板の第1主面と前記半導体チップの第3主面との間に介在された樹脂と、前記配線基板の第2電極パッド上に形成された第2バンプとを有す

る半導体装置であって、前記配線基板は、可撓性フィルムからなる基材を主体とする構成になっている。

【0015】(2)半導体装置は、互いに対向する第1主面及び第2主面と、前記第2主面に形成された第1電極パッドと、前記第2主面に形成され、前記第1電極パッドと電気的に接続された第2電極パッドとを有する配線基板と、第3主面及びこの第3主面に形成された第3電極パッドを有する半導体チップと、前記配線基板の第1電極パッドと前記半導体チップの第3電極パッドとの間に介在された第1バンプと、前記配線基板の第2主面と前記半導体チップの第3主面との間に介在された樹脂と、前記配線基板の第2電極パッド上に形成された第2バンプとを有する構成になっている。

【0016】前述の手段(1)によれば、実装基板に半導体装置を実装した後、実装基板と配線基板との熱膨張量差に起因して樹脂にかかる応力や、実装基板と半導体チップとの熱膨張量差に起因して樹脂にかかる応力を配線基板の変形によって緩和することができるので、配線基板の電極パッドと半導体チップの電極パッドとの間における接続部の接続寿命を長くすることができる。

【0017】前述の手段(2)によれば、半導体チップの厚さを第2バンプの高さによって相殺することができるので、半導体装置の薄型化を図ることができる。

【0018】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、発明の実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0019】(実施形態1)図1は本発明の実施形態1であるBGA型半導体装置の模式的断面図であり、図2は図1の一部を拡大した模式的断面図であり、図3は図1に示すBGA型半導体装置を実装基板に実装した状態の模式的断面図である。なお、図面を見易くするため、図1及び図3においては、断面のハッチングを一部省略している。

【0020】図1及び図2に示すように、本実施形態のBGA型半導体装置20は、配線基板1の一主面1A側に一つの半導体チップ10を搭載し、配線基板1の一主面と対向する他の主面(裏面)1B側に外部端子としての複数の導電性バンプ14を配置した構成になっている。半導体チップ10は、その一主面10Aが配線基板1の一主面と向かい合うようにして搭載されている。

【0021】半導体チップ10の平面形状は方形で形成され、本実施形態においては例えば10[mm]×10[mm]の正方形で形成されている。この半導体チップ10には、集積回路として例えば論理回路が内蔵されている。

【0022】半導体チップ10は、主に、半導体基板と、この半導体基板の一主面上において絶縁層、配線層の夫々を複数段に積み重ねた多層配線層と、この多層配

線層を覆うようにして形成された表面保護膜（最終保護膜）とを有する構成になっている。半導体基板は例えば単結晶シリコンで形成され、絶縁層は例えば酸化シリコン膜で形成され、配線層は例えばアルミニウム（Al）又はアルミニウム合金等の金属膜で形成されている。また、表面保護膜は例えば酸化シリコン膜又は窒化シリコン膜で形成されている。このように構成された半導体チップ10においては、 3×10^{-6} [1/℃]程度の熱膨張係数を有する。

【0023】半導体チップ10の一主面（回路形成面）10Aの周辺部には、その外周囲の各辺に沿って複数の電極パッド（ボンディングパッド）11が形成されている。複数の電極パッド11の夫々は、半導体チップ10の多層配線層のうちの最上層の配線層に形成されている。最上層の配線層はその上層に形成された表面保護膜で覆われ、この表面保護膜には電極パッド11の表面を露出するボンディング開口が形成されている。

【0024】配線基板1の平面形状は方形で形成され、本実施形態においては例えば25 [mm] × 25 [mm]の正方形で形成されている。配線基板1は、基材として例えばポリイミド系の絶縁樹脂からなる可撓性フィルム2を主体とする構成になっている。可撓性フィルム2は、例えば0.2 [mm]程度の厚さで形成されている。

【0025】図2に示すように、配線基板1の一主面1Aには複数の配線3が形成され、この複数の配線3の夫々には電極パッド3Aが形成されている。配線基板1の他の主面1Bには複数の配線5が形成され、この複数の配線5の夫々には電極パッド5Aが形成されている。各配線3はスルーホール配線7を介して各配線5と電気的に接続されている。配線3及び配線5は、可撓性フィルム2に接着材を介して貼り付けられた金属箔をエッチングすることによって形成される。金属箔としては、例えば35 [μm]程度の厚さの銅箔が用いられている。

【0026】配線基板1の一主面1Aには配線3を覆うようにして保護膜4が形成され、この保護膜4には電極パッド3Aの表面を露出する開口が形成されている。配線基板1の他の主面1Bには配線5を覆うようにして保護膜6が形成され、この保護膜6には電極パッド5Aの表面を露出する開口が形成されている。保護膜4、6の夫々は、例えばポリイミド系の樹脂で形成されている。このように構成された配線基板1においては、 70×10^{-6} [1/℃]程度の熱膨張係数を有する。

【0027】配線基板1の一主面1Aと半導体チップ10の一主面10Aとの間には樹脂13が介在され、半導体チップ10は樹脂13によって配線基板1に接着固定されている。樹脂13としては、例えばエポキシ系の熱硬化性絶縁樹脂に多数の導電性粒子（例えばニッケル（Ni）粒子）が混入された異方導電性樹脂が用いられている。このような樹脂13においては、 90×10^{-6}

[1/℃]程度の熱膨張係数を有する。

【0028】配線基板1の一主面1Aに形成された複数の電極パッド3Aの夫々は、半導体チップ10の一主面10Aに形成された複数の電極パッド11の夫々と対向する位置に配置されている。配線基板1の電極パッド3Aと半導体チップ10Aの電極パッド11との間には、例えば金（Au）からなる導電性バンプ12が介在されている。導電性バンプ12は、半導体チップ10の電極パッド11に固着され、電気的にかつ機械的に接続されている。また、導電性バンプ12は、異方導電性樹脂（13）に多数混入された導電性粒子のうちの一部を介在して配線基板1の電極パッド3Aに電気的に接続されている。配線基板1の電極パッド3Aと導電性バンプ12との接続は、樹脂13の熱収縮力及び熱硬化収縮力によって保持されている。

【0029】導電性バンプ13は、例えばボール・ボンディング法によって形成されている。ボール・ボンディング法は、Auワイヤの先端部に形成されたボールを電極パッドに熱圧着し、その後、ボールの部分からAuワイヤを切断して導電性バンプを形成する方法である。

【0030】複数の導電性バンプ14の夫々は、これに限定されないが、配線基板1の他の主面1Bの中央部を除いた周辺部に、配線基板1の外周囲の各辺に沿って三列状態で配列されている。複数の導電性バンプ14の夫々は、夫々の電極パッド5Aに固着され、電気的にかつ機械的に接続されている。導電性バンプ14は、例えば63 [wt%] 鉛（Pb）-37 [wt%] 錫（Sn）組成の金属材料で形成されている。

【0031】次に、BGA型半導体装置20の製造について、図1及び図2を用いて説明する。

【0032】まず、配線基板1及び半導体チップ10を準備する。半導体チップ10の電極パッド11上には導電性バンプ12が形成されている。本実施形態の導電性バンプ12は、Auワイヤを使用し、熱圧着に超音波振動を併用したボール・ボンディング法で形成される。このようにして形成された導電性バンプ12は、半導体チップ10の電極パッド11に対して強固に接続される。

【0033】次に、配線基板1の一主面1Aのチップ搭載領域に、例えばフィルム状に加工された樹脂13を貼り付ける。樹脂13としては、例えばエポキシ系の熱硬化性絶縁樹脂に多数の導電性粒子（例えばNi粒子）が混入された異方導電性樹脂を用いる。

【0034】次に、配線基板1の一主面1A上に樹脂13を介在して半導体チップ10を配置する。この時、半導体チップ10は、その一主面10Aが配線基板1の一主面1Aと向い合う状態で配置される。また、半導体チップ10は、その電極パッド11が配線基板1の電極パッド3Aと対向するようにして配置される。

【0035】次に、加熱した状態で半導体チップ10を圧着し、その後、樹脂13を硬化させる。この工程にお

いて、半導体チップ10は、その一主面10Aと配線基板1の一主面1Aとの間に介在された樹脂13によって配線基板1に接着固定される。また、導電性バンプ12は、異方導電性樹脂(13)に多数混入された導電性粒子のうちの一部を介在して配線基板1の電極パッド3Aに電気的に接続される。配線基板1の電極パッド3Aと導電性バンプ12との接続は、樹脂13の熱収縮力及び熱硬化収縮力によって保持される。

【0036】次に、配線基板1の他の主面1Bの電極パッド5A上に導電性バンプ14を形成する。導電性バンプ14の形成は、これに限定されないが、例えば、63 [wt%] 鉛(Pb)-37 [wt%] 錫(Sn)組成からなる金属ボールを配線基板1の電極パッド5A上にボール供給法で供給し、その後、金属ボールを溶融することによって行われる。これにより、図1及び図2に示すBGA型半導体装置20がほぼ完成する。

【0037】このように構成されたBGA型半導体装置20は、実装基板に実装され、携帯電話、PDA(Personal Digital Assistants)、HPC(Handheld Personal Computer)等の携帯情報端末機器やパーソナル・コンピュータ等の電子機器に組み込まれる。BGA型半導体装置20は、図3に示すように、導電性バンプ14を溶融して硬化させ、実装基板30の電極パッド31に導電性バンプ14を電気的にかつ機械的に接続することによって実装される。

【0038】ところで、本実施形態のBGA型半導体装置20は、可撓性フィルム2を基材とする配線基板1を用いている。この配線基板1は、ガラス繊維にエポキシ系樹脂又はポリイミド系樹脂を含浸させた硬質基板からなる配線基板と比較して柔らかく、変形し易いため、実装基板30と半導体チップ10との熱膨張量差に起因して樹脂13にかかる応力や、実装基板30と半導体チップ10との熱膨張量差に起因して樹脂13にかかる応力を配線基板1の変形によって緩和することができる。特に、本実施形態のように、半導体チップ10の投影領域以外に外部端子としての導電性バンプ14を配置した場合、実装基板30と半導体チップ10との熱膨張量差に起因して樹脂13にかかる応力や、実装基板30と半導体チップ10との熱膨張量差に起因して樹脂13にかかる応力が大きい場合、これらの応力を配線基板1の変形によって緩和することは重要である。

【0039】このように、本実施形態によれば、以下の効果が得られる。BGA型半導体装置20において、配線基板1は、可撓性フィルム2からなる基材を主体とする構成になっている。このように構成することにより、実装基板30にBGA型半導体装置20を実装した後、実装基板30と配線基板1との熱膨張量差に起因して樹脂13にかかる応力や、実装基板30と半導体チップ10との熱膨張量差に起因して樹脂13にかかる応力を配線基板1の変形によって緩和することができるので、配

線基板1の電極パッド3Aと半導体チップ10の電極パッド11との間における接続部の接続寿命を長くすることができる。

【0040】また、配線基板1の電極パッド3Aと半導体チップ10の電極パッド11との間における接続部の接続寿命を長くすることができるので、BGA型半導体装置20の実装に対する信頼性の向上を図ることができる。

【0041】なお、本実施形態では、半導体チップ10の電極パッド11上に導電性バンプ12を形成した例について説明したが、導電性バンプ12は、図4(模式的断面図)に示すように、配線基板1の電極パッド3A上に形成してもよい。この場合においても、前述の実施形態1と同様の効果が得られる。

【0042】また、本実施形態では、配線基板1の一主面1Aのチップ搭載領域にフィルム状の樹脂13を貼り付けた例について説明したが、配線基板1の一主面1Aのチップ搭載領域に液状の樹脂13を塗布してもよい。

【0043】また、本実施形態では、樹脂13として異方導電性樹脂を用いた例について説明したが、樹脂13としては導電性粒子が混入されていない熱硬化性樹脂又は熱可塑性樹脂を用いてもよい。

【0044】(実施形態2) 図5は本発明の実施形態2であるBGA型半導体装置の一部を示す模式的断面図である。

【0045】図5に示すように、本実施形態のBGA型半導体装置21は、基本的に前述の実施形態1と同様の構成になっており、以下の構成が異なっている。

【0046】即ち、導電性バンプ12は、配線基板1の電極パッド1A及び半導体チップ10の電極パッド11に固着され、これらの電極パッドに電気的にかつ機械的に接続されている。導電性バンプ12は、導電性バンプ14よりも融点が高い例えばPb-Sn組成の金属材で形成されている。また、樹脂13は、例えばエポキシ系の熱硬化性樹脂で形成されている。

【0047】このように構成されたBGA型半導体装置21においては、配線基板1の電極パッド3Aと半導体チップ10の電極パッド11との間に導電性バンプ12を介在した状態で導電性バンプ12を溶融して、配線基板1の電極パッド3Aと半導体チップ10の電極パッド11とを電気的にかつ機械的に接続し、その後、配線基板1の一主面1Aと半導体チップ10の一主面10Aとの間に液状の樹脂13を充填し、その後、熱処理を施して樹脂13を硬化させることによって製造される。

【0048】このように構成されたBGA型半導体装置21においても、前述の実施形態1と同様の効果が得られる。

【0049】(実施形態3) 図6は本発明の実施形態3であるBGA型半導体装置の模式的断面図であり、図7は図6の一部を拡大した模式的断面図であり、図8は図

6に示すBGA型半導体装置を実装基板に実装した状態の模式的断面図である。なお、図面を見易くするため、図6及び図8においては、断面のハッチングを一部省略している。

【0050】図6及び図7に示すように、本実施形態のBGA型半導体装置22は、基本的に前述の実施形態1と同様の構成になっており、以下の構成が異なっている。

【0051】即ち、半導体チップ10は、配線基板1の他の主面（裏面）1B側に搭載されている。また、配線基板1の他の主面1Bに形成された配線5は、電極パッド5A及び電極パッド3Aを有する構成になっている。また、導電性バンプ14は、その最上部14Aが半導体チップ10の一主面10Aと対向する他の主面（裏面）10Bよりも突出する高さで形成されている。

【0052】このように構成されたBGA型半導体装置22においても、前述の実施形態1と同様の効果が得られる。

【0053】また、BGA型半導体装置22において、半導体チップ10は、配線基板1の他の主面1B側に搭載されている。このように構成することにより、半導体チップ10の厚さを導電性バンプ14の高さによって相殺することができるので、BGA型半導体装置22の薄型化を図ることができる。

【0054】また、配線基板1の一主面1Aに配線及び保護膜を形成する必要がなく、更にスルーホール配線を形成する必要がないので、配線基板1の低コスト化を図ることができる。

【0055】また、図8に示すように、実装基板30にBGA型半導体装置22を実装する際、実装基板30に半導体チップ10の他の主面10Bを接触させることができるので、半導体チップ10の動作熱を半導体チップ10の他の主面10Bから実装基板30に伝達させることができる。この結果、BGA型半導体装置22の放熱効率が増加する。

【0056】以上、本発明者によってなされた発明を、

前記実施形態に基づき具体的に説明したが、本発明は、前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【0057】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0058】（1）半導体装置において、配線基板の電極パッドと半導体チップの電極パッドとの間における接続部の接続寿命を長くすることができる。

【0059】（2）半導体装置の薄型化を図ることができる。

【図面の簡単な説明】

【図1】本発明の実施形態1であるBGA型半導体装置の模式的断面図である。

【図2】図1の一部を拡大した模式的断面図である。

【図3】図1に示すBGA型半導体装置を実装基板に実装した状態の模式的断面図である。

【図4】本発明の実施形態1の変形例であるBGA型半導体装置の一部を示す模式的断面図である。

【図5】本発明の実施形態2であるBGA型半導体装置の一部を示す模式的断面図である。

【図6】本発明の実施形態3であるBGA型半導体装置の模式的断面図である。

【図7】図6の一部を拡大した模式的断面図である。

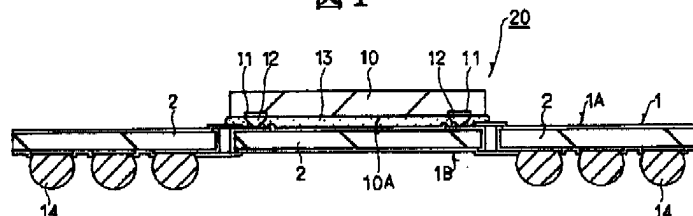
【図8】図6に示すBGA型半導体装置を実装基板に実装した状態の模式的断面図である。

【符号の説明】

1…配線基板、1A…一主面、1B…他の主面、2…可撓性フィルム、3、5…配線、3A、5A…電極パッド、4、6…保護膜、7…スルーホール配線、10…半導体チップ、11…電極パッド、12、14…導電性バンプ、13…樹脂、20、21、22…半導体装置、30…実装基板、31…電極パッド。

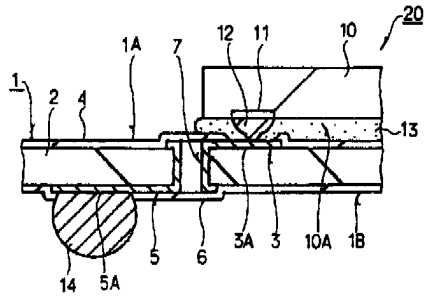
【図1】

図1



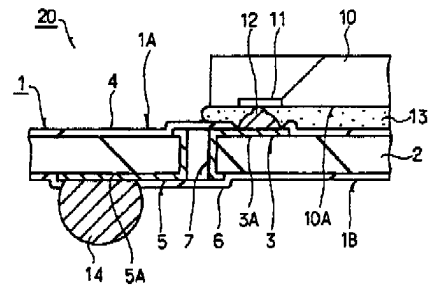
【図 2】

図 2



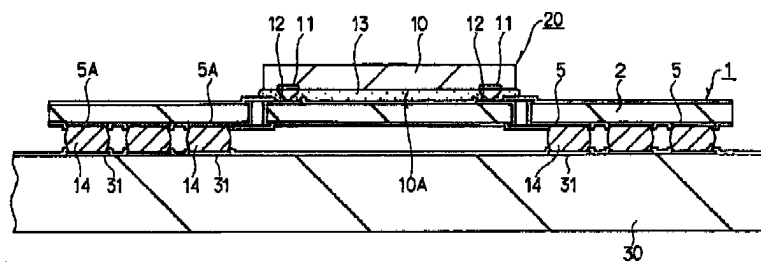
【図 4】

図 4



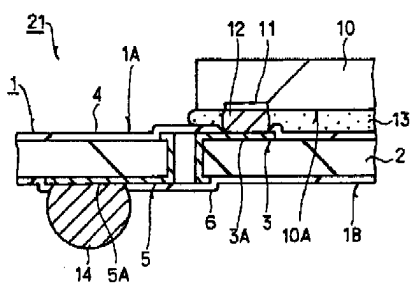
【図 3】

図 3



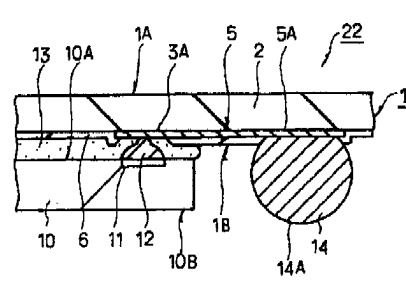
【図 5】

図 5



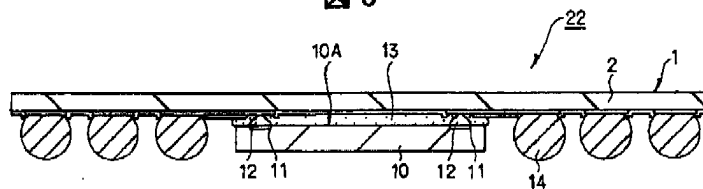
【図 7】

図 7



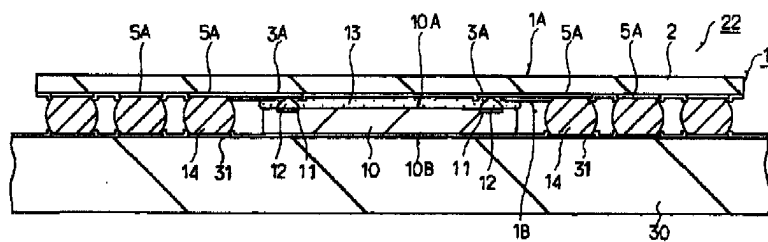
【図 6】

図 6



【図8】

図8



フロントページの続き

(72)発明者 佐藤 俊彦
東京都青梅市新町六丁目16番地の3 株式
会社日立製作所デバイス開発センタ内

(72)発明者 ▲角▼ 義之
東京都青梅市新町六丁目16番地の3 株式
会社日立製作所デバイス開発センタ内
Fターム(参考) 5F044 KK03 LL09 QQ04